

# メモリスタを接続して構成される回路の動作の解析について

## Analysis of the Behavior of Circuits which are Constructed by Connecting Memristors

大槻 正伸・渡辺 秀行\*・国分 啓徳\*\*

福島工業高等専門学校電気工学科

\*豊橋技術科学大学電気電子工学課程

\*\*福島工業高等専門学校専攻科 機械・電気システム工学専攻

Masanobu Ohtsuki Hideyuki Watanabe Hironori Kokubun

Fukushima National College of Technology, Department of Electrical Engineering

\*Toyohashi University of Technology, Department of Electrical and Electronical Engineering

\*\*Fukushima National College of Technology, Advanced Course in MESE

(2009年9月15日受理)

A memristor is the 4-th fundamental passive circuit element that follows resistor, capacitor, and inductor, and in 1971 it was pointed out by L.O.Chua that such an element would exist.

No one has known whether such an element really exists or not until May 2008 scientists at Hewlett-Packard Laboratories published a paper in Nature announcing that memristors really exist in nano-scale systems.

In this paper we study about the analytical and numerical solution of the circuits which are constructed by connecting memristors of the “coupled variable-resistor model” type.

**Key words :** memristor, coupled variable-resistor model

### 1. はじめに

「メモリスタ (memristor)」は Leon Chua が、R, L, C に続く第 4 の電気回路の基本素子 M としてその存在を 1971 年予言したが<sup>4)</sup>その後実際に存在するかどうかが分からなかったものである。

しかし 2008 年に、ヒューレットパッカード社の研究者 Stanley Williams らが、ナノスケールのシステムで実際にメモリスタが存在することを示した<sup>1)2)3)</sup>。

現在ではメモリスタの、高集積度不揮発性メモリ等への応用について研究されはじめている。また国際シンポジウムも開催されるなど<sup>5)</sup>、今後の研究の活発化が予想されるものである。

メモリスタを特徴づけるのは次の方程式である<sup>1)</sup>。

$$\begin{cases} v(t) = R(\mathbf{w}, i(t)) i(t) & \text{—————(1)} \\ \frac{d\mathbf{w}}{dt} = f(\mathbf{w}, i) & \text{—————(2)} \end{cases}$$

ここで  $v(t)$  は電圧、 $i(t)$  は電流である。また、 $\mathbf{w} = \mathbf{w}(t)$  は、メモリスタの内部状態を示すベクトルで、

$$\mathbf{w} = [w_1(t), w_2(t), \dots, w_n(t)]^T \text{ である。}$$

(1) (2) 式は一般的にメモリスタ (メモリスティブシステム) を表現したものであり、後ほど具体的で分かりやすいモデルを見ることとする (Fig. 1, Fig. 2, Fig. 3 参照)。

(1) (2) 式が述べることは、「メモリスタは、内部状態が

あり、その内部状態と電流により時刻  $t$  の“瞬間の抵抗値”が決まる。そして内部状態は、内部状態と電流の関数  $f$  を含む微分方程式に従う。」ということである。(1)式により、ある瞬間の抵抗値は内部状態ベクトル  $\mathbf{w}$  の関数であり、(2)式により  $\mathbf{w}$  は電流により変化するため、メモリスタの大きな特徴は「電流により抵抗値が変化し、電圧を加えるのを停止した後もその抵抗値を記憶する」ということである。

内部状態を持たず、 $R(\mathbf{w}, i(t))$  が変化せず一定であれば、(1)式はオームの法則そのものであり、(1)はオームの法則を拡張したものとも見ることできる。次に本論文で扱う、メモリスタの分かりやすいモデルを考える。これは「Coupled variable-resistor model」<sup>1)</sup>とよばれる状態変数は  $\mathbf{w}(t)$  の 1 つのみである。

まずこのモデルでは、「Doped 領域」と「Undoped 領域」の 2 つの領域からなる、長さ  $D$  (一定) の素子である。

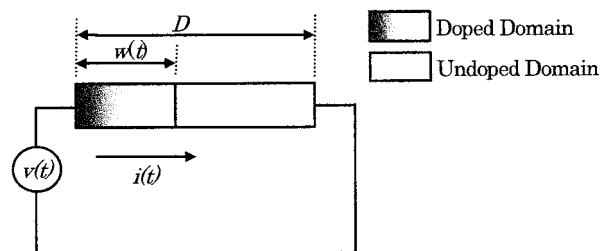


Fig.1 The coupled variable-resistor model

Doped 領域の、長さDあたりの抵抗値は  $R_{on}$  であり、Undoped 領域のDあたりの抵抗値は  $R_{off}$  でありこれらが直列に接続された構造をもつ。

Doped 領域の長さが  $w(t)$  でありこれが時間とともに変化する。この素子の方程式は下記のとおりである。

$$\begin{cases} v(t) = \left\{ \frac{w(t)}{D} R_{on} + \left(1 - \frac{w(t)}{D}\right) R_{off} \right\} i(t) & \text{---(3)} \\ \frac{dw}{dt} = \mu_v \frac{R_{on}}{D} i(t) & \text{---(4)} \end{cases}$$

ここで  $\mu_v$  は、電子の移動度であり材料特有の定数となる。(3) (4) は (1) (2) の特別な場合であり、Doped 領域の長さ  $w(t)$  は電流  $i(t)$  によりその“成長する速度”が決まる。また、電圧をかけることをやめた後もその抵抗値を保持し続ける。さて、実際に文献1)では、 $R_{off} / R_{on} = 160$ 、 $\mu_v = 10^{-10} [\text{cm}^2 \text{s}^{-1} \text{V}^{-1}]$  でメモリスタの動作解析例が紹介されている。

一般的に  $R_{on} \ll R_{off}$  であり、このような素子は、電流が正方向 (Fig. 1 で左から右に流れる方向) に流れれば、Doped 領域が大きくなり全体の抵抗は小さくなるし、また逆方向に電流が流れると (4) より  $w(t)$  が小さくなるから素子全体の抵抗値は大きくなる。

このような素子は、例えば抵抗値が (ある閾値よりも) 大きい状態を「1」、小さい状態を「0」と対応づければ、不揮発性のメモリが構成できる。

実際に Williams らが開発したメモリスタの幅は 50[nm] 程度であるから、高集積な不揮発性メモリ実現の可能性があるとされている。

なお、 $w(t)$  は、 $0 \leq w(t) \leq D$  の間で変化し、 $w(t) = D$  (あるいは0) になっても今までと同じ方向に電流が流れ続けた場合、 $w(t)$  は  $D$  (あるいは0) のまま一定となる。すなわち、 $w(t)$  が「飽和」したら、メモリスタの抵抗値は (今までと同じ方向に電流が流れていれば) 変化せず、通常の抵抗の働きをする。

本論文では、以降「(基本的) メモリスタ」といえば一般的な (1) (2) ではなく、この具体的な「Coupled variable-resistor model」であるものとして議論を進める。また「一般的なメモリスタ」とは基本的メモリスタではなく、(1) (2) により記述できるメモリスタとする。

さて、この簡単なモデルのメモリスタ1素子について、 $v(t)$  の電圧を加えたときにこの素子に流れる電流  $i(t)$  については上記 (3) (4) の連立微分方程式を解くことによつて解は得られている<sup>2)</sup>。

また、正弦波の電圧  $v(t) = A \sin(\omega t)$  を加えた場合の電流  $i(t)$  は理論的に計算されて文献1)等での波形が紹介

され、正弦波からゆがむ様子が示されている。

さて、 $R_{on}$ 、 $R_{off}$ 、 $D$ 、 $\mu_v$  などのパラメータが異なるメモリスタがいくつかあったとき、それらを直列/並列に接続した場合、またそうして得られた新たな回路をさらに直列/並列に接続した回路等々を考えた場合、回路全体に電圧  $v(t)$  を加えたときに回路に流れる電流  $i(t)$  を一般的に扱うには方程式が複雑であり、まだそのような一般的な回路の解析には手がつけられていないのが現状である。

例えば、文献2)では、メモリスタ1個の動作について解析的に解が求められているのみである。

またメモリスタを直列、並列に接続した回路の解析的な解についてもほとんど言及されていない。

本論文では、そのようなメモリスタを直列/並列に接続して得られる回路に電圧  $v(t)$  を加えたときの電流  $i(t)$  について解析する。ただし以下では (3) (4) 式を今後扱いやすいように、次のように変形する。

$$\begin{cases} v(t) = (aw(t) + b)i(t) & \text{---(3')} \\ \frac{dw}{dt} = ci(t) & \text{---(4')} \end{cases}$$

$$a = \frac{R_{on} - R_{off}}{D}, \quad b = R_{off}, \quad c = \mu_v \frac{R_{on}}{D},$$

ただし  $aw(t) + b \geq 0$  が成り立つ。

以下では、(3') (4') の形に限定して解析を進めるが、一般性を失うものではない。

## 2. 基本方程式の解

ここでは、まず次の基本的な微分方程式の解を求める。

$$Aw(t) \frac{dw(t)}{dt} + B \frac{dw(t)}{dt} = v(t) \quad \text{---(2.1)}$$

( $A, B$  は定数、 $v(t)$  は任意の  $t$  の関数である。)

$$\frac{d}{dt} (Aw(t) + B)^2 = 2A(Aw(t) + B) \frac{dw}{dt} \quad \text{---(2.2)}$$

より、(2.1)式から次が得られる。

$$\frac{1}{2A} \frac{d}{dt} (Aw(t) + B)^2 = (Aw(t) + B) \frac{dw}{dt} = v(t) \quad \text{---(2.3)}$$

したがって、

$$\begin{aligned} w(t) &= \frac{1}{A} \left\{ \sqrt{\int 2Av(t) dt + G'} - B \right\} \quad (G' \text{ は任意定数}) \\ &= \sqrt{\frac{2}{A} \int v(t) dt + G} - \frac{B}{A} \quad (G \text{ は任意定数}) \end{aligned}$$

この解は第4節で使われる。

### 3. メモリスタの直列接続回路の解

ここでは Fig. 2 のように、 $n$ 個の異なるパラメータを持つメモリスタ (①, ②, …, ④) を直列接続した回路を考える。

回路全体に電圧  $v(t)$  を加えたときの、回路を流れる電流  $i(t)$  を求める。

各メモリスタ  $k$  にかかる電圧を  $v_k(t)$  とすると以下の方程式が成り立つ ( $k=1, 2, \dots, n$ )。

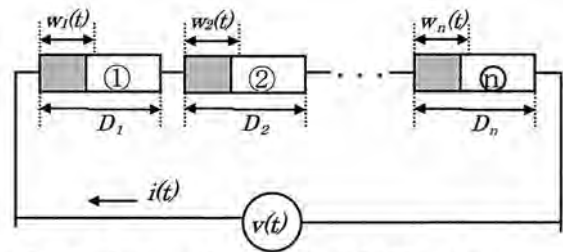


Fig.2 A cascade connection of n Memristors

$$\begin{cases} v_k(t) = (a_k w_k(t) + b_k) i(t) & (k = 1, 2, \dots, n) & \text{--- (3.1)} \\ v(t) = v_1(t) + v_2(t) + \dots + v_n(t) & & \text{--- (3.2)} \\ \frac{dw_k}{dt} = c_k i(t) & (k = 1, 2, \dots, n) & \text{--- (3.3)} \end{cases}$$

(3.1) (3.2) をまとめると、

$$\begin{cases} v(t) = \{a_1 w_1(t) + b_1 + a_2 w_2(t) + b_2 + \dots + a_n w_n(t) + b_n\} i(t) \\ \frac{dw_k}{dt} = c_k i(t) & (k = 1, 2, \dots, n) \end{cases}$$

これは、状態変数を  $n$  個もつ (1) (2) の意味での一般的なメモリスタではあるが、(3) (4) の「Coupled variable-resistor model」の意味でのメモリスタではなくなっている。さて、ここで次の式を考える。

$$\begin{aligned} & \frac{d}{dt} \{a_1 w_1(t) + b_1 + a_2 w_2(t) + b_2 + \dots + a_n w_n(t) + b_n\}^2 \\ &= 2\{a_1 w_1(t) + b_1 + \dots + a_n w_n(t) + b_n\} \left\{ a_1 \frac{dw_1}{dt} + \dots + a_n \frac{dw_n}{dt} \right\} \\ &= 2\{a_1 w_1(t) + b_1 + \dots + a_n w_n(t) + b_n\} \{a_1 c_1 + \dots + a_n c_n\} i(t) \\ &= 2\{a_1 c_1 + \dots + a_n c_n\} v(t) & \text{--- (3.4)} \end{aligned}$$

したがって、

$$\begin{aligned} & \{a_1 w_1(t) + b_1 + a_2 w_2(t) + b_2 + \dots + a_n w_n(t) + b_n\}^2 \\ &= 2(a_1 c_1 + \dots + a_n c_n) \int v(t) dt + C \quad (C \text{ は任意定数}) & \text{(3.5)} \end{aligned}$$

$$\{a_1 w_1(t) + b_1 + a_2 w_2(t) + b_2 + \dots + a_n w_n(t) + b_n\}$$

$$= \sqrt{2(a_1 c_1 + \dots + a_n c_n) \int v(t) dt + C} \quad \text{--- (3.6)}$$

より、

$$i(t) = \frac{v(t)}{\sqrt{2(a_1 c_1 + \dots + a_n c_n) \int v(t) dt + C}} \quad \text{--- (3.7)}$$

実際には任意定数  $C$  は、各メモリスタの初期の  $w_k(0)$  ( $k=1, 2, \dots, n$ ) が決まれば (3.6) 式より定めることができる。(3.7) の解にはパラメータ  $b_1, \dots, b_n$  が陽に現れていないが、(3.5) を用いて初期値  $w_k(0)$  より任意定数を決定する際に現れてくる。

また  $w_k(0)$  はそのメモリスタに過去どのような電流が流れたかに依存して決まるものである。

### 4. メモリスタの並列接続回路の解

ここでは Fig. 3 のように、 $n$ 個の異なるパラメータを持つメモリスタを並列接続した回路を考える。

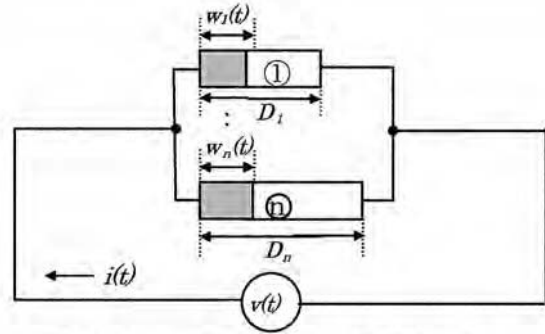


Fig.3 A Parallel connection of n Memristors

この場合次の方程式が成り立つ。

$$\begin{cases} v(t) = (a_k w_k(t) + b_k) i_k(t) & (k=1, 2, \dots, n) & \text{--- (4.1)} \\ i(t) = i_1(t) + i_2(t) + \dots + i_n(t) & & \text{--- (4.2)} \\ \frac{dw_k}{dt} = c_k i_k(t) & (k=1, 2, \dots, n) & \text{--- (4.3)} \end{cases}$$

まず (4.1) (4.3) 式から

$$v(t) = \left( \frac{a_k}{c_k} w_k(t) + \frac{b_k}{c_k} \right) \frac{dw_k}{dt} \quad (k=1, 2, \dots, n) \quad \text{--- (4.4)}$$

これは、第2節の基本方程式であるから、

$$w_k(t) = \sqrt{\frac{2c_k}{a_k} \int v(t) dt + G_k'} - \frac{b_k}{a_k} \quad (k=1, \dots, n) \quad \text{--- (4.5)}$$

ここで  $G_k'$  は任意定数である。したがって、

$$i_k(t) = \frac{v(t)}{a_k \left\{ \sqrt{\frac{2c_k}{a_k} \int v(t) dt + G_k'} - \frac{b_k}{a_k} \right\} + b_k} \quad \text{--- (4.6)}$$

そしてこれと(4.2)より、

$$i(t) = \left\{ \sum_{k=1}^n \frac{1}{\sqrt{2a_k c_k \int v(t) dt + G_k}} \right\} v(t) \quad \text{--- (4.7)}$$

この場合も任意定数  $G_k'$  は  $w_k(0)$  ( $k=1, 2, \dots, n$ ) が決まれば(4.5)式より定めることができる。

そして(4.7)の解にはパラメータ  $b_1, \dots, b_n$  が陽に現れていないが、(4.5)を用いて初期値  $w_k(0)$  より任意定数を決定する際に現れてくる。

以上で「Coupled variable-resistor model」タイプのメモリスタの直列/並列接続回路の動作は解析できたが、メモリスタが様々な形で接続された回路、さらにそれらがまた接続された一般的な回路の理論的解析は非常に複雑となる。

そこで、これらの回路システムの動作解析を数値的に行うことが必要となってくる。

次節では、今回行ったこれらの回路システムの数値解析アルゴリズムを設計する。

### 5. メモリスタから構成される回路システムの解析プログラム設計

以下では、例として次の Fig. 5 の回路を考え、その記述法、数値解析アルゴリズム等について述べる。ここで構成する数値解析アルゴリズムはより一般的に接続した回路システムに対して有効なものである。

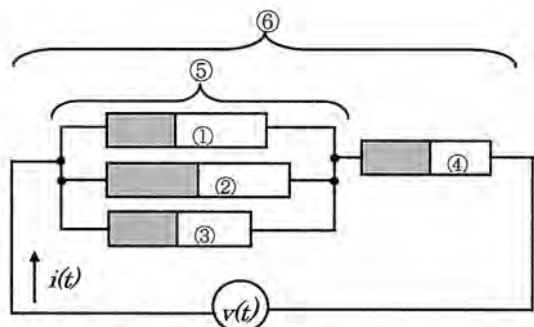


Fig.5 An example of a circuit system which consists of 4 memristors

#### 5.1 回路システムの記述法

まず、回路システムの記述法について述べる。この記述法は、回路定数 ((3) (4) 式) のメモリスタのパラメータ  $a, b, c$  等、回路の接続の様子を正確に、Table1 のようなデータ構造で表現し、これを解析アルゴリズムへの入力とする。Table1 は例として Fig3 の回路を記述してある。

Table 1 Description of a circuit system(1)

n=6		0	1	2	3	4	5	6	7	8	9...
1	M	$a_1$	$b_1$	$c_1$	$d_1$	5	/	/	/	/	/
2	M	$a_2$	$b_2$	$c_2$	$d_2$	5	/	/	/	/	/
3	M	$a_3$	$b_3$	$c_3$	$d_3$	5	/	/	/	/	/
4	M	$a_4$	$b_4$	$c_4$	$d_4$	6	/	/	/	/	/
5	+	/	/	/	/	6	/	/	/	/	/
6	*	/	/	/	/	/	/	/	/	/	/

回路システムの記述法について詳しく説明する。

各行は、Fig3 の①②③④、⑤⑥の回路に対応している。

0列目: 「M」はメモリスタそのものを意味する。

「+」は並列接続で構成された回路を意味する。

「\*」は直列接続で構成された回路を意味する。

1~4列目: メモリスタの場合の回路パラメータ。

特に4列目は各メモリスタの  $w(t)$  の動ける範囲の上限 (Fig1 の素子長Dの値) である。

5列目: 直列、並列の接続をして新たな回路を構成する場合の新たな回路番号を表す。

すなわち、この例では1, 2, 3行の5列目が「5」になっているから、①②③の3つのメモリスタを(5行1列の要素が「+」であるから) 並列に接続して回路⑤を構成することを示す。同様に、④のメモリスタと⑤ (①②③の並列回路) を直列に接続して⑥の回路を構成することを示している。

「n=6」は、⑥の回路が、今回記述した最終的な回路全体であることを示す。

これでメモリスタからなる回路システムを一種のリスト構造をもつ構造体で記述できるようになった。

#### 5.2 回路動作の数値解析アルゴリズム

ここでは、回路全体に電圧  $v(t)$  を加えたときの電流  $i(t)$  を数値計算するアルゴリズムを設計する。すなわち今回設計するアルゴリズムでは、入力は・回路システムを記述した表 (Table1) ・加える電圧  $v(t)$  (具体的な関数例えば  $2\sin(3t)$  等) ・各メモリスタの  $w_1(t), w_2(t), \dots$  の初期値 ( $w_1(0), w_2(0), \dots$  i.e. Doped 領域の長さの初期値) 出力は回路システム全体に流れる電流  $i(t)$  である。

アルゴリズム全体は次のように構成されている。

(A1) Table 1 から Table 2 のような逆引きのリスト構造を入れる (Table 1 に 6 列目以降を追加する)  
 (A1 2)  $t \leftarrow 0$ ; //時刻 0 から解析開始  
 $dt$  設定; // 例えば  $dt = 0.001$ ;  $dt$  は微小時間  
 各メモリスタの  $w(0)$  を Table 3(左) のように設定:

```

(A1 3) For i ← 1 to ∞ (適当に大きな数まで) do
begin
(A1 3.1) 方程式(A)を行列表現する(Fig.6) ;
(A1 3.2) 方程式(A)から方程式(B)を構成し行列表
現する(Fig.7) ;
(A1 3.3) 方程式(B)を Gauss-Jordan 法で解く ;
(A1 3.4) 解は  $i_n(t)$  であるからこれを出力する ;
(A1 3.5) 解から Table 3(右)のように各回路の、現在の時
刻  $t$  の電圧、電流を書き加える ;
(A1 3.6)  $i_n(t)$  出力
(A1 3.7) 各メモリスタの  $w(t)$  を更新する
 $[w_k(t) ← w_k(t) + c_k i_k(t)]$  ;
(A1 3.8)  $t ← t + dt$ 
end
    
```

まず、計算に使用するデータ構造（配列）として、Table 2 (Table 1 からつくる) と Table 3 を用意する。Table 2 は Table 1 から「逆引きができる両方向のリスト」としたものである(A1 1)。すなわち Table 1 では例えば「回路①②③から並列接続で回路⑤が構成される」という一方方向の情報しかなかったが、Table 2 では「回路⑤は、3個(第6列目)の回路から構成され、その3つとは①②③(第7,8,9列目)である。」という逆方向の情報も引けるようにしたものである。これは(A13.1)で使用される。

Table 2 Description of a circuit system(2)

	0	1	2	3	4	5	6	7	8	9	...
1	M	$a_1$	$b_1$	$c_1$	$d_1$	5	/	/	/	/	/
2	M	$a_2$	$b_2$	$c_2$	$d_2$	5	/	/	/	/	/
3	M	$a_3$	$b_3$	$c_3$	$d_3$	5	/	/	/	/	/
4	M	$a_4$	$b_4$	$c_4$	$d_4$	6	/	/	/	/	/
5	+	/	/	/	/	6	3	1	2	3	/
6	*	/	/	/	/	/	2	4	5	/	/

Table 3 は、各時刻における、各「第  $k$  回路」( $k=1,2,...,n$ ) にかかる電圧、それを流れる電流、(その他回路がメモリスタそのものの場合、その  $w(t)$  の値) をリアルタイムで記憶しておくものである。

その初期値は Table 3(左)のように与えられる。

(A13.1)の方程式(A)とは、Table 2、および Table 3 から次のようなアルゴリズムによって作られる  $(2n-1)$ 個の連立方程式である。実際にはこの方程式を行列表現するが、これは、Fig.5 の回路の例でいうと次の Fig.6 のように行列表現するものである。

Table 3 The Tabel of  $v(t), i(t), w(t)$

k	$w_k(t)$	$v_k(t)$	$i_k(t)$	$w_k(t)$	$v_k(t)$	$i_k(t)$
1	$w_1(0)$			$w_1(0)$	$v_1(0)$	$i_1(0)$
2	$w_2(0)$			$w_2(0)$	$v_2(0)$	$i_2(0)$
3	$w_3(0)$			$w_3(0)$	$v_3(0)$	$i_3(0)$
4	$w_4(0)$			$w_4(0)$	$v_4(0)$	$i_4(0)$
5					$v_5(0)$	$i_5(0)$
6					$v_6(0)$	$i_6(0)$

方程式(A)の構成アルゴリズム (A1 3.1)

```

For j ← n downto 1 do
begin
if Table2[j, 0]=0 then
 $v_j = (a_j * w_j(t) + b_j)$   $i_j(t) = z_j i_j(t)$ 
を方程式とする ; //  $z_j = a_j * w_j(t) + b_j$ 

if Table2[j, 0]="*" then
begin
 $v_j = v_{Table2[j, 7]} + v_{Table2[j, 8]} + \dots$  および
 $i_j = i_{Table2[j, 7]} i_j = i_{Table2[j, 8]}, \dots$ 
を方程式とする ;
end ;
if Table2[j, 0]="+" then
begin
 $i_j = i_{Table2[j, 7]} + i_{Table2[j, 8]} + \dots$  および
 $v_j = v_{Table2[j, 7]} v_j = v_{Table2[j, 8]}, \dots$ 
を方程式とする ;
end ;
end
end
    
```

(A1 3.2) の方程式 (B) とは、上記方程式 (A) から、 $v(t)=v_6(t)$  は  $t$  が決まれば決定できるから、それを代入して得られる Fig. 7 のような、未知数が、 $i_1, i_2, \dots, i_n, v_1, v_2, \dots, v_{n-1}$  の  $(2n-1)$ 元連立 1 次方程式である。

この方程式(B)を解けば、各回路にかかる時刻  $t$  における電圧、電流が求まる。

方程式 (B) は未知数は、 $i_1, i_2, \dots, i_n, v_1, v_2, \dots, v_{n-1}$  の  $(2n-1)$ 個であり、方程式は  $(2n-1)$ 個あり、これは必ず解ける (証明略)。これを、例えば時刻  $t=0$  の場合について解くと、Table3(右)のような電圧、電流のデータが得られる(A1 3.5)。

今回のアルゴリズムでは、これを Gauss-Jordan 法で数値的に解いている。

$$\begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & -1 \\ 0 & 0 & 0 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & -1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & -1 \\ 0 & 0 & 0 & z_4 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 \\ 0 & 0 & z_3 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 \\ 0 & z_2 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 \\ z_1 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \\ i_5 \\ i_6 \\ v_1 \\ v_2 \\ v_3 \\ v_4 \\ v_5 \\ v_6 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix}$$

ただし、 $z_k = a_k w_k(t) + b_k$  ( $k=1, 2, 3, 4$ )

Fig.6 Linear Equation (A)

$$\begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & -1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & -1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & -1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & -1 \\ 0 & 0 & 0 & z_4 & 0 & 0 & 0 & 0 & 0 & -1 & 0 \\ 0 & 0 & z_3 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 \\ 0 & z_2 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 \\ z_1 & 0 & 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \\ i_4 \\ i_5 \\ i_6 \\ v_1 \\ v_2 \\ v_3 \\ v_4 \\ v_5 \\ v_6 \end{bmatrix} = \begin{bmatrix} v_6 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix}$$

Fig.7 Linear Equation (B)

以上で時刻  $t=0$  の場合が明らかになった。

さて、ある時刻  $t$  における各回路の電圧、電流の値が求めたものとする。

第  $k$  回路がメモリスタの場合、各メモリスタでは、

$$\frac{dw_k}{dt} = c_k i_k(t)$$

の各メモリスタの  $w_k(t+dt)$  は、 $w_k(t+dt) \approx w_k(t) + c_k i_k(t) dt$  で近似できる (A1 3.7)。

そうすると、時刻  $(t+dt)$  における方程式(A)が構成でき、前と同様にして時刻  $(t+dt)$  における各回路の電圧、電流が求まる。以下これを繰り返す。

このようにして、回路  $n$  (全体の回路) を流れる電流  $i(t)$  の近似解が次々に計算される。

以上がアルゴリズムの流れである。

実際に、このプログラムで Fig. 5 の回路システムの解析をした様子を示す。

Fig. 8 は正弦波電圧  $v(t)=0.5\sin(10t)$  を加えたときの様子である。なお、回路を構成するメモリスタは全て同じパラメータのメモリスタであることを仮定し、また  $v(t) - i(t)$  曲線も表示するようにしてある。

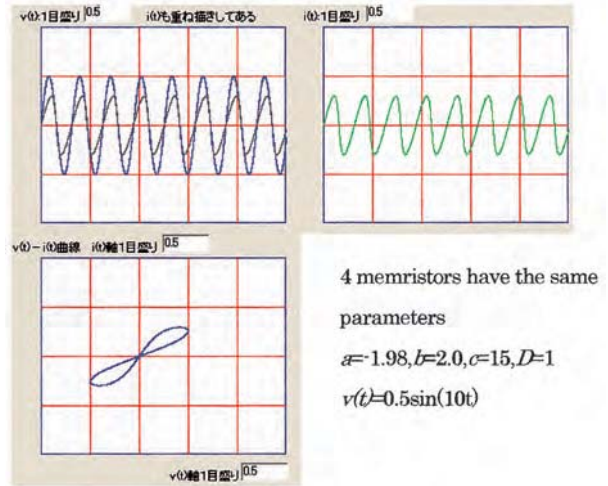


Fig.8 The result of an analysis of the circuit system Fig.5

### 6. 今後の課題

今後の課題としては、

- (1) 与えられた具体的関数  $i(t)$  に対して、この電流を流すために必要な電圧  $v(t)$  を計算するプログラムの開発を行うこと
- (2) 基本的回路素子、R, L, C と M(メモリスタ) を接続してできる回路システムの動作の解析解を求めること
- (3) 上記(2)の回路システムの動作を数値解析するプログラムを開発すること
- (4) ナノスケールでない、より大きなスケールでのメモリスタを見出すこと、等があげられる。

### 参考文献

- 1) The missing memristor found, D.B.Strukov, G.S.Snider, D.R.Stewart, R.S.Williams, Nature Vol453, pp80-83, 2008
- 2) Memristor for introductory physics, F.Y.Wang, Cornell University Library arXiv0808.0286v1, 2008 (<http://arxiv.org/abs/0808.0286>)
- 3) How We Found the Missing Memristor, R.S.Williams, IEEE Spectrum, 2008 (<http://www.spectrum.ieee.org/print/7024>)
- 4) Memristor—the missing circuit element, L.O.Chua, IEEE Trans. Circuit Theory 18, No.5, pp507-519, 1971
- 5) (国際シンポジウムの様子はインターネットで見ることができる)

<http://www.youtube.com/watch?v=QFfDPzcZwbs>

[http://www.youtube.com/watch?v=PSnC\\_6U5tKI](http://www.youtube.com/watch?v=PSnC_6U5tKI)